

9. Übung Sequentielle Schaltungen

Inhalt: Zähler und Frequenzteiler

1. Aufgabe

Entwerfen Sie die Schaltung eines asynchron arbeitenden 8-bit-Dual-Vorwärtszählers. Zu verwenden sind einflankengesteuerte JK-FF, die mit der ansteigenden Taktflanke kippen.

2. Aufgabe

Wie kann man aus einem asynchron arbeitenden 4-Bit-Dualzähler, der mit T-FF aufgebaut ist, einen BCD-Vorwärtszähler realisieren? Die T-FF sollen mit abfallender Taktflanke kippen und einen taktunabhängigen Rückstelleingang haben, der mit 0-Signal das FF zurückstellt.

3. Aufgabe

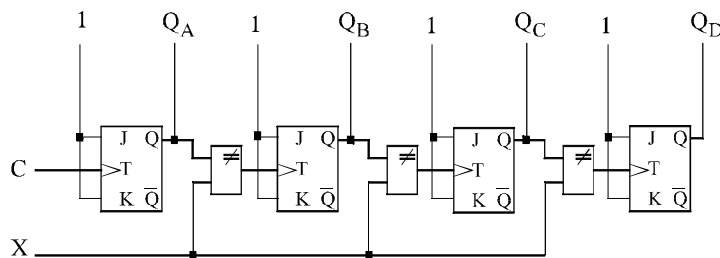
Entwerfen Sie die Schaltung eines Modulo-19-Zählers (Vorwärtszähler) aus T-FF. Die T-FF sollen mit abfallender Taktflanke kippen und einen taktunabhängigen Rückstelleingang haben, der mit 0-Signal das FF zurückstellt.

4. Aufgabe

Ändern Sie die Schaltung des 4-Bit-Dualzählers aus Aufgabe 3 so, daß er mit 18 zu zählen beginnt und dann bis 0 rückwärts zählt.

5. Aufgabe

Wie arbeitet die dargestellte Schaltung?



6. Aufgabe

Ändern Sie die Schaltung des 4-Bit-Dualzählers von Aufgabe 2 so, daß ein voreinstellbarer Zähler entsteht.

7. Aufgabe

Geben Sie die Schaltung eines synchron arbeitenden 5-Bit-Dual-Vorwärtszählers an. Zur Verfügung stehen einflankengesteuerte JK-FF's, die mit der abfallenden Taktflanke schalten.

8. Aufgabe

Wie kann man aus einem 4-Bit-Synchron-Dual-Vorwärtszähler einen 4-Bit-Synchron-Dual-Rückwärtszähler realisieren? Es sollen möglichst wenig Schaltungsänderungen vorgenommen werden.

9. Aufgabe

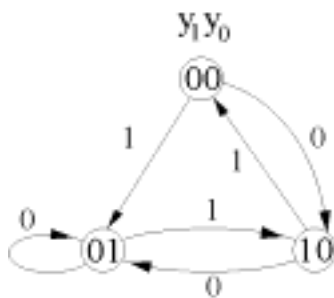
Ein 4-Bit-Synchron-Dual-Vorwärtszähler soll als Frequenzteiler mit einem Teilverhältnis von 8:1 verwendet werden. Was ist schaltungstechnisch zu tun?

10. Aufgabe

Gesucht ist die Schaltung eines Frequenzteilers mit einem Teilverhältnis von 14:1. Es stehen T-FF zur Verfügung, die mit abfallender Taktflanke kippen und einen taktunabhängigen Rückstelleingang besitzen, der mit 0-Signal das FF zurückstellt. Das Impuls-Pausen-Verhältnis des Ausganges soll 1:1 sein.

11. Aufgabe

Gegeben sei folgender Automatengraph mit zwei Zustandsgrößen y_1y_0 und einer Steuergröße x .



Bestimmen Sie :

- die Überföhrungsfunktion
- die Ansteuergleichung für D-FF
- die Ansteuergleichung für JK-FF
- die Kantenbelegung zur Verbindung des fehlenden Zustandes "11" mit dem Graphen (unter Beibehaltung der Überföhrungsfunktion).

12. Aufgabe

Entwickeln Sie einen 3-stelligen, umschaltbaren Vor- und Rückwärts-Synchronzähler aus JK-FF's. Die Steuerung erfolgt durch einen Zähleingang und eine Eingangsvariable zur Angabe der Zählrichtung. Eine Ausgangsvariable soll den Zählerzustand "000" anzeigen.

13. Aufgabe

Entwickeln Sie zu einem binären Vorwärtszähler ($3 \rightarrow 0$) eine zusätzliche Schaltung, mit deren Hilfe sich jeder beliebige Anfangswert für den Zählvorgang einstellen lässt.

14. Aufgabe

Entwickeln Sie für den "2 aus 5" -Kode (7-4-2-1-0) einen Vorwärtszähler mit interner Nullung (Transformation von außerhalb des Codes liegenden Zuständen in die Null des Codes).

15. Aufgabe

Entwickeln Sie einen synchronen Zähler $0 \rightarrow 7$ für den reinen Dualcode mit JK-FF's.

16. Aufgabe

Entwerfen Sie einen synchronen Vorwärtszähler für den BCD-Kode mit JK-FF's.

17. Aufgabe

- Zeichnen Sie das Zustandsdiagramm eines Vorwärts/Rückwärtszählers, der von 0 bis 7 zählt und diesen Wert ausgibt. Als Eingabe diene ein Zählimpuls z ; ist $z = 1$ wird aufwärts gezählt, ist $z = 0$ wird abwärts gezählt.
- Wählen Sie eine binäre Kodierung der Zustände des Zählers und geben Sie die Ansteuergleichungen für eine Realisierung mit D-Flip-Flop an.
- Realisieren Sie den Zähler mit RS-Flip-Flops. Geben Sie die Ansteuergleichungen an.

18. Aufgabe

Konstruieren Sie einen Sequenzdetektor als sequentielle Schaltung (MEALY-Automat) aus D-Flip-Flops. Immer, wenn die Eingabefolge 010110 enthält, soll mit der letzten eingegebenen 0 eine 1 ausgegeben werden, sonst eine 0.

19. Aufgabe

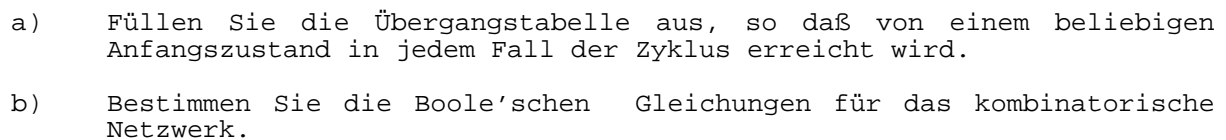
Konstruieren Sie einen Zähler, der sechs Zustände durchläuft und dabei die Ziffernfolge 012345 im 2-aus-5-Kode ausgibt.

Dezimal	2-aus-5-Kode
0	11000
1	00011
2	00101
3	00110
4	01001
5	01010
6	01100
7	10001
8	10010
9	10100

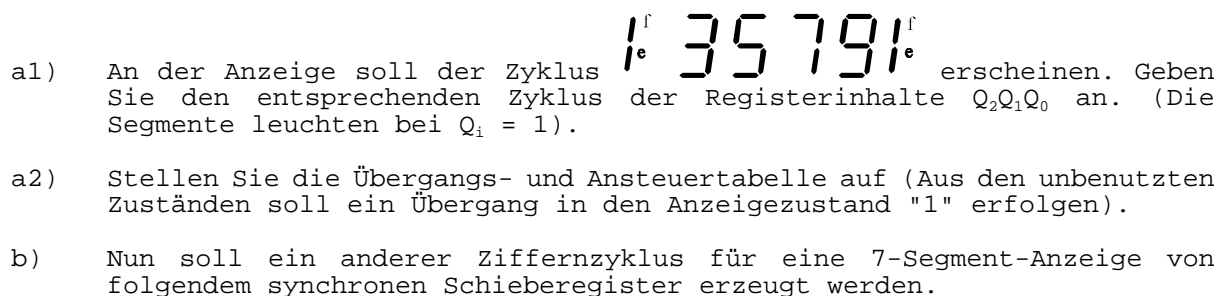
- Zeichnen Sie das Zustandsdiagramm !
- Wählen Sie eine binäre Kodierung der Zustände des Zählers und geben Sie die Ansteuergleichungen für eine Realisierung mit RS-Flip-Flop an.

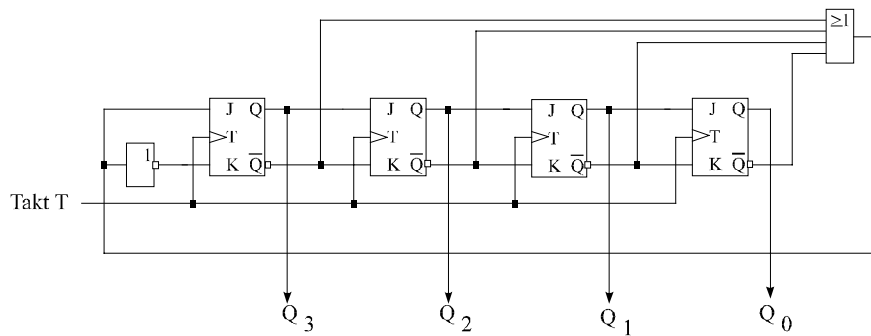
Ein Schieberegister-Schaltwerk SR soll an seinem Ausgang Z folgenden Signal-Zyklus liefern :

.... 0 0 0 1 0 0 1 1 0 1 0 1 1 1 1



Gegeben ist folgendes synchrones Schaltwerk mit 3 JK-FF's, das zur Ansteuerung einer 7-Segment-Anzeige verwendet wird.





- b1) Geben Sie zunächst den Zyklus der Registerinhalte $Q_3Q_2Q_1Q_0$ an.
- b2) Geben Sie die Beschaltung der Segmente a .. g an, wenn der nachfolgend dargestellte Anzeigezyklus durchlaufen werden soll. Die Anzeige soll dabei ohne Verwendung zusätzlicher Gatter direkt mit den Ausgängen Q_i verbunden werden.

024680

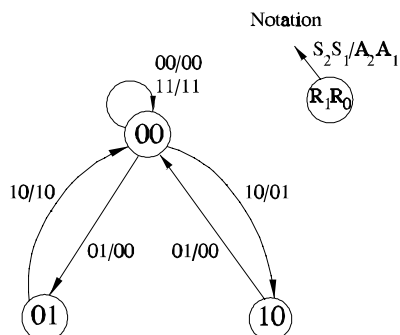
22. Aufgabe

Es wird ein synchron sequentielles Schaltwerk mit

- den Eingängen S_1, S_2 und dem Takteingang c
- den Ausgängen A_1, A_2 und
- dem Register $R = \{R_1, R_0\}$ aus 2 vorderflankengesteuerten JK-FF's

behandelt.

Das Verhalten des Schaltwerkes ist zunächst nur durch das nebenstehende unvollständige Zustandsdiagramm gegeben.



- a) Geben Sie die vollständige Übergangs- und Ergebnistabelle an, indem Sie
- die nicht durch das obige Zustandsdiagramm spezifizierten Übergänge dadurch bestimmen, daß die Ansteuergleichungen für die Flipflop-Eingänge (J_1, K_1 für R_1 ; J_0, K_0 für R_0) minimal werden.
 - das Ausgangsverhalten bei nicht spezifizierten Übergängen entsprechend minimalen Gleichungen für $A_1, A_2 = f(S_1, S_2, R_1, R_0)$ angeben.
- b) Geben Sie die Gleichungen für die J-, K-Eingänge an.