

12. Übung Funktionsblöcke

Inhalt: Register, Registerblöcke (Parallelregister, Schieberegister)
Zähler, Frequenzteiler, Inkrementer, Dekrementer

1. Aufgabe

Entwickeln Sie die Schaltungen für folgende Register mit Steueranschlüssen für Löschen, Laden und Takt:

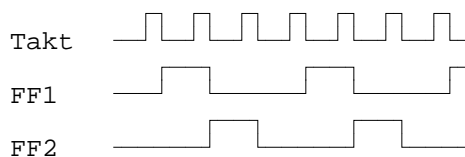
- a) 16-Bit Parallelregister
- b) Schieberegister (LIFO) der Länge 16 Bit
- c) Registerblock für 16 Worte
- d) Schieberegister der Länge 16 Bit für Rechts/Links-Schieben
(Steueranschlüsse R und L)
- e) Shifter/Rotator mit folgenden Operationen

- | | |
|--------------------------|----------------|
| - shift right logic | - rotate right |
| - shift right arithmetic | - rotate left |
| - shift left | |

Steuereingänge:	x1	x2	x3	x4	x5	Funktion
	1	0	0	0	0	Transfer
	0	1	0	0	0	Shift right logic
	0	0	1	0	0	Shift left
	0	1	0	1	0	Rotate right
	0	0	1	1	0	Rotate left
	0	1	0	0	1	Shift right arithmetic

2. Aufgabe

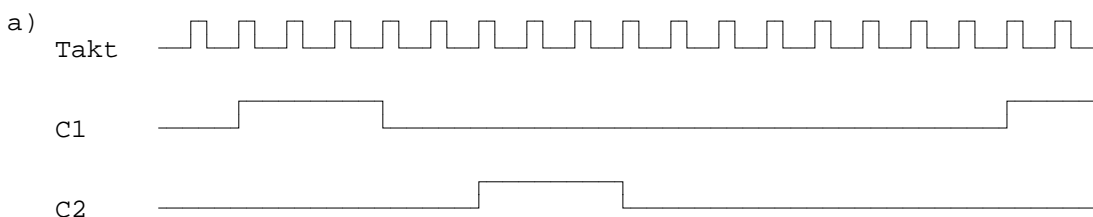
- a) Entwerfen Sie einen synchronen Dreierzähler mit folgendem Impulsdiagramm:

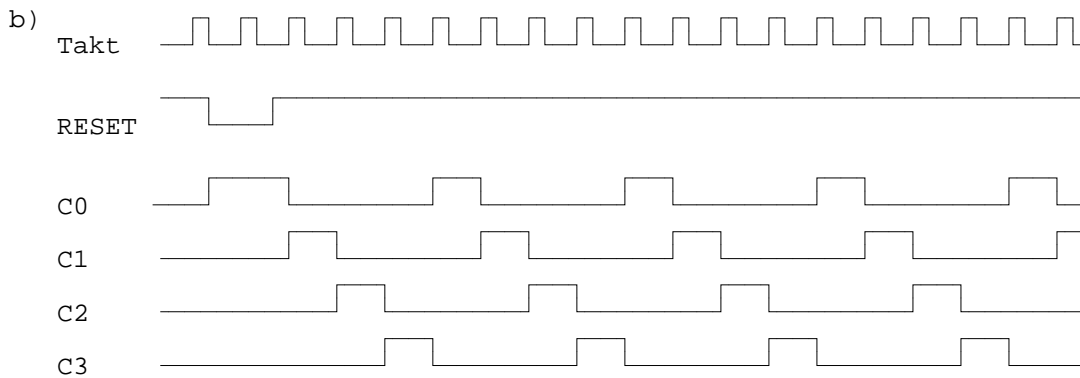


- b) Entwerfen Sie einen Frequenzteiler 1:5.

3. Aufgabe

Entwerfen Sie Taktgeneratoren zur Erzeugung von Mehrphasentakten nach folgenden Impulsdiagrammen:





4. Aufgabe

Entwerfen Sie ein 3-Bit-Schieberegister mit folgenden Funktionen

- taktabhängige Paralleleingabe
- taktunabhängige gestrobte Parallelausgabe
- serielle Ausgabe ohne Enable-Signal

5. Aufgabe

- a) Entwerfen Sie einen 4-Bit-Asynchrone Zähler mit Rücksetzfunktion.
- b) Ändern Sie die Schaltung so, daß ein Synchronzähler entsteht.

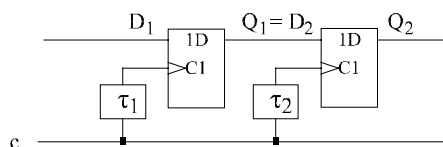
6. Aufgabe

Realisieren Sie ein 16-Bit-Register, das folgende Steuereingänge besitzt:

- Takt
- asynchroner Ladeeingang
- Inkrementieren und Dekrementieren.

Ein Impuls der Taktspannung führt zur Erhöhung/Verminderung des Registerinhaltes. Registerinhalt 00h führt zu 0FFh bzw. umgekehrt.

7. Aufgabe



Das angegebene Bild zeigt einen Ausschnitt eines Schieberegisters aus vorderflankengesteuerten D-FF's. Untersuchen Sie, ob das Schieberegister mit dem Takt c in den Fällen

- a) Taktverzögerung $\tau_1 > 0$, $\tau_2 = 0$ ($\tau_1, \tau_2 \ll$ Taktperiode von c)
- b) Taktverzögerung $\tau_1 = 0$, $\tau_2 > 0$ ($\tau_1, \tau_2 \ll$ Taktperiode von c) fehlerfrei arbeitet.